

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-270960
(43)Date of publication of application : 09.10.1998

(51)Int.Cl.

H03F 3/60
H01L 21/8234
H01L 27/088
H03F 3/189

(21)Application number : 10-000603

(71)Applicant :

MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 06.01.1998

(72)Inventor :

ISHIKAWA OSAMU
YOKOYAMA TAKAHIRO
KUNIHISA TAKETO
ITO JUNJI
NISHIJIMA MASAOKI
YAMAMOTO SHINJI

(30)Priority

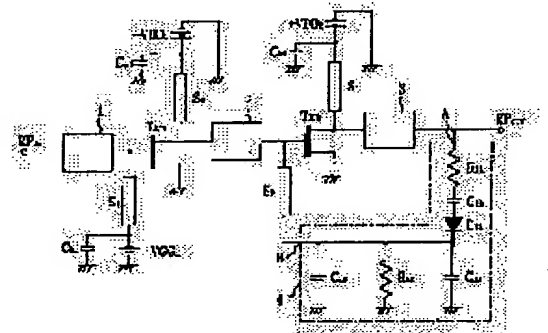
Priority number : 09 8254 Priority date : 21.01.1997 Priority country : JP

(54) HIGH FREQUENCY POWER AMPLIFIER

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce current consumption largely when a low level of high frequency power is outputted in the high frequency power amplifier.

SOLUTION: The high frequency power amplifier is provided with a post-stage high frequency power transistor TR2 that is operated at application of a positive voltage at an input terminal and whose current voltage characteristic is largely changed by the application of the voltage, a 3rd microstrip line S3 as an input bias circuit, a 4th microstrip line S4 as an output bias circuit, an inter-stage impedance matching circuit 2 as an input impedance matching circuit, an output impedance matching circuit 3 and a positive voltage generating circuit 4. The positive voltage generating circuit 4 is provided with a resistor R11 as a detection circuit, a diode D11 acting like a rectifier circuit, a capacitor C11 and a resistor R12 acting like a smoothing circuit. A positive voltage increased/decreased in response to the increase/decrease in part of detected high frequency power is outputted to an input terminal of the 3rd microstrip line S3 not via a DC power supply.



LEGAL STATUS

[Date of request for examination] 06.01.1998
[Date of sending the examiner's decision of rejection] 09.03.1999
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Cited Reference 2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-270960

(43) 公開日 平成10年(1998)10月9日

(51) Int. Cl.⁴ 識別記号
 H 0 3 F 3/60
 H 0 1 L 21/8234
 27/088
 H 0 3 F 3/189

F I
 H 0 3 F 3/60
 3/189
 H 0 1 L 27/08 1 0 2 J

審査請求 有 請求項の数16 O L (全 21 頁)

(21) 出願番号 特願平10-603

(22) 出願日 平成10年(1998)1月6日

(31) 優先権主張番号 特願平9-8254

(32) 優先日 平9(1997)1月21日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 石川 修

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 横山 隆弘

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 國久 武人

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

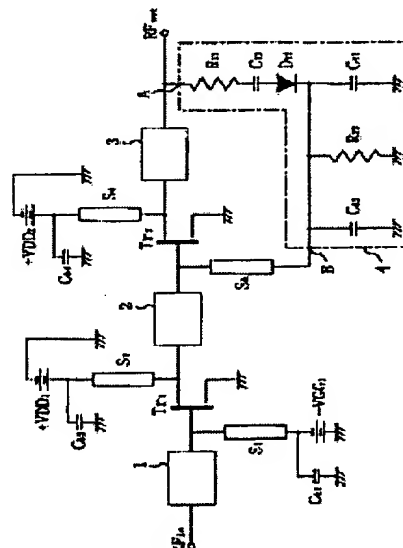
(74) 代理人 弁理士 前田 弘 (外2名)

最終頁に続く

【要約】 高周波電力増幅器

【課題】 高周波電力増幅器において低い高周波電力が出力されるときに消費電流を大きく低減する。

【解決手段】 高周波電力増幅器は、入力端子に正電圧が印加されることにより動作し且つ電流電圧特性が大きく変化する後段の高周波電力用トランジスタTr2と、入力バイアス回路としての第3のマクロストリップ線路S3と、出力バイアス回路としての第4のマクロストリップ線路S4と、入力インピーダンス整合回路としての段間インピーダンス整合回路2と、出力インピーダンス整合回路3と、正電圧発生回路4とを備えている。正電圧発生回路4は、検出回路としての抵抗R1と、整流回路としてのダイオードD1と、平滑回路としてのコンデンサC1及び抵抗R2とを有しており、検出した一部の高周波電力の増減に応じて増減する正電圧を第3のマクロストリップ線路S3の入力端子に直流電源を介在させることなく出力する。



【特許請求の範囲】

【請求項1】 入力端子に正電圧が印加されることにより動作し且つ電流電圧特性が大きく変化する高周波電力用トランジスタと、前記高周波電力用トランジスタの入力端子に接続された入力バイアス回路と、前記高周波電力用トランジスタの出力端子に接続された出力バイアス回路と、前記高周波電力用トランジスタの入力端子に接続された入力インピーダンス整合回路と、前記高周波電力用トランジスタの出力端子に接続された出力インピーダンス整合回路と、入力端が前記高周波電力用トランジスタの入力側又は出力側に接続され、前記高周波電力用トランジスタへ入力される高周波電力又は前記高周波電力用トランジスタから出力される高周波電力から一部の高周波電力を検出して出力する検出回路と、入力端が前記検出回路の出力端に接続され、前記検出回路から出力される前記一部の高周波電力を整流して脈動正電圧を出力する整流回路と、入力端が前記整流回路の出力端に接続され且つ出力端が前記入力バイアス回路の入力端子に接続され、前記整流回路から出力される脈動正電圧をならして正電圧を出力する平滑回路とを有しており、検出した前記一部の高周波電力の増減に応じて増減する正電圧を前記入力バイアス回路の入力端子に直流電源を介在させることなく出力する正電圧発生回路とを備えていることを特徴とする高周波電力増幅器。

【請求項2】 前記検出回路の入力端は、前記入力インピーダンス整合回路の入力端子又は前記出力インピーダンス整合回路の出力端子に接続されていることを特徴とする請求項1に記載の高周波電力増幅器。

【請求項3】 前記検出回路の入力端は、前記入力インピーダンス整合回路の出力端子又は前記出力インピーダンス整合回路の入力端子に接続されていることを特徴とする請求項1に記載の高周波電力増幅器。

【請求項4】 前記検出回路の入力端は、前記出力バイアス回路に接続されていることを特徴とする請求項1に記載の高周波電力増幅器。

【請求項5】 前記整流回路は、互いに逆方向で且つ並列に接続された一対のダイオードからなり、2倍の脈動正電圧を出力することを特徴とする請求項1に記載の高周波電力増幅器。

【請求項6】 前記平滑回路は、コンデンサー及び可変抵抗を有しており、前記可変抵抗の抵抗値の変化に応じて変化する正電圧を出力することを特徴とする請求項1に記載の高周波電力増幅器。

【請求項7】 前記高周波電力用トランジスタは、NチャネルMOSFET、NPN型バイポーラトランジスタ、NチャネルMESFET又はNチャネルのヘテロ接合FETであって、ノーマリー・オフ型、エンハンスモ

ード型又はこれらに類似する電流電圧特性を有することを特徴とする請求項1に記載の高周波電力増幅器。

【請求項8】 前記の高周波電力用トランジスタ、入力バイアス回路、出力バイアス回路、入力インピーダンス整合回路、出力インピーダンス整合回路及び正電圧発生回路は同一の半導体基板上に形成されていることを特徴とする請求項1に記載の高周波電力増幅器。

【請求項9】 前記の高周波電力用トランジスタ、入力バイアス回路、出力バイアス回路、入力インピーダンス整合回路及び出力インピーダンス整合回路は同一の半導体基板上に形成されていることを特徴とする請求項1に記載の高周波電力増幅器。

【請求項10】 入力端子に正電圧が印加されることにより動作し且つ電流電圧特性が大きく変化する前段の高周波電力用トランジスタと、前記前段の高周波電力用トランジスタの入力端子に接続された第1の入力バイアス回路と、前記前段の高周波電力用トランジスタの出力端子に接続された第1の出力バイアス回路と、前記前段の高周波電力用トランジスタの入力端子に接続された第1の入力インピーダンス整合回路と、前記前段の高周波電力用トランジスタの出力端子に接続された第1の出力インピーダンス整合回路と、入力端子に正電圧が印加されることにより動作し且つ電流電圧特性が大きく変化する後段の高周波電力用トランジスタと、前記後段の高周波電力用トランジスタの入力端子に接続された第2の入力バイアス回路と、前記後段の高周波電力用トランジスタの出力端子に接続された第2の出力バイアス回路と、前記後段の高周波電力用トランジスタの入力端子に接続された第2の入力インピーダンス整合回路と、前記後段の高周波電力用トランジスタの出力端子に接続された第2の出力インピーダンス整合回路と、入力端が前記後段の高周波電力用トランジスタの入力側又は出力側に接続され、前記後段の高周波電力用トランジスタへ入力される高周波電力又は前記後段の高周波電力用トランジスタから出力される高周波電力から一部の高周波電力を検出して出力する検出回路と、入力端が前記検出回路の出力端に接続され、前記検出回路から出力される前記一部の高周波電力を整流して脈動正電圧を出力する整流回路と、入力端が前記整流回路の出力端に接続され且つ出力端が前記第1の入力バイアス回路及び第2の入力バイアス回路の各入力端子に接続され、前記整流回路から出力される脈動正電圧をならして正電圧を出力する平滑回路とを有しており、検出した前記一部の高周波電力の増減に応じて増減する正電圧を前記第1の入力バイアス回路及び第2の入力バイアス回路の各入力端子に直流電源を介在させることなく出力する正電圧発生回路とを備えていることを特徴とする高周波電力増幅器。

器。

【請求項11】前記整流回路は、互いに逆方向で且つ並列に接続された一対のダイオードからなり、2倍の脈動正電圧を出力することを特徴とする請求項10に記載の高周波電力増幅器。

【請求項12】前記平滑回路は、正電圧を互いに異なる第1の正電圧と第2の正電圧とに分割し、前記第1の正電圧を前記第1の入力バイアス回路の入力端子に出力すると共に前記第2の正電圧を前記第2の入力バイアス回路の入力端子に出力する電圧分割回路を有していることを特徴とする請求項10に記載の高周波電力増幅器。

【請求項13】前記電圧分割回路は、少なくとも1つの可変抵抗を含む複数の分割抵抗からなり、前記1つの可変抵抗の抵抗値の変化に応じて変化する前記第1の正電圧又は第2の正電圧を出力することを特徴とする請求項12に記載の高周波電力増幅器。

【請求項14】前記の前段の高周波電力用トランジスタ及び後段の高周波電力用トランジスタは、NチャネルMOSFET、NPN型バイポーラトランジスタ、NチャネルMESFET又はNチャネルのヘテロ接合FETであって、ノーマリー・オフ型、エンハンスモード型又はこれらに類似する電流電圧特性を有することを特徴とする請求項10に記載の高周波電力増幅器。

【請求項15】前記の前段の高周波電力用トランジスタ、第1の入力バイアス回路と、第1の出力バイアス回路、第1の入力インピーダンス整合回路、第1の出力インピーダンス整合回路、後段の高周波電力用トランジスタ、第2の入力バイアス回路、第2の出力バイアス回路、第2の入力インピーダンス整合回路、第2の出力インピーダンス整合回路及び正電圧発生回路は同一の半導体基板上に形成されていることを特徴とする請求項10に記載の高周波電力増幅器。

【請求項16】前記の前段の高周波電力用トランジスタ、第1の入力バイアス回路、第1の出力バイアス回路、第1の入力インピーダンス整合回路、第1の出力インピーダンス整合回路、後段の高周波電力用トランジスタ、第2の入力バイアス回路、第2の出力バイアス回路、第2の入力インピーダンス整合回路及び第2の出力インピーダンス整合回路は同一の半導体基板上に形成されていることを特徴とする請求項10に記載の高周波電力増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、高周波電力増幅器に関し、特に高周波電力用トランジスタ、高周波電力用トランジスタの入力端子に接続された入力バイアス回路、高周波電力用トランジスタの出力端子に接続された出力バイアス回路、高周波電力用トランジスタの入力端子に接続された入力インピーダンス整合回路、高周波電

力用トランジスタの出力端子に接続された出力インピーダンス整合回路、及び入力バイアス回路に必要な直流バイアス電圧を発生するバイアス電圧発生回路とを備えた高周波電力増幅器に関するものである。

【0002】

【従来の技術】高周波電力増幅器は、移動体通信機器の送信部に用いられ、変調された信号を所定の出力電力まで増幅する機能を有する。

【0003】現在、携帯電話では1GHzから2GHzの周波数が最も多く用いられており、これらの周波数を有する高周波電力の送信時の出力電力は20dBmから36dBm程度である。この範囲の高周波電力を出力するため、高周波電力増幅器としては、通常、2段構成又は3段構成であって30dB程度の利得を有する多段の高周波電力増幅器が用いられる。多段構成の高周波電力増幅器が0dBm程度の変調波出力を30dBm程度の送信出力に増幅し、増幅された送信出力はアンテナから電波として送信される。

【0004】高周波電力増幅器に用いられる高周波電力用トランジスタとしては、シリコン基板の上に形成されたMOSFET若しくはバイポーラトランジスタ、又は、ガリウム砒素(GaAs)等の化合物半導体基板の上に形成されたMESFET若しくはヘテロ接合を有するFETが用いられる。このような高周波電力用トランジスタを、歪みが少なく且つ良い利得の状態で使用するために、高周波電力用トランジスタの入力端子及び出力端子に直流バイアス電源を接続し、直流バイアス電源から所定のバイアス電流を高周波電力用トランジスタに流した状態で高周波電力を入力して高周波電力用トランジスタに増幅動作を起こさせるのが一般的である。

【0005】以下、前記の構成を有する第1の従来例に係る高周波電力増幅器について図15を参照しながら説明する。

【0006】図15は第1の従来例に係る高周波電力増幅器の回路構成を示しており、図15において、Traは前段の高周波電力用トランジスタ、Trbは後段の高周波電力用トランジスタであって、これら前段及び後段の高周波電力用トランジスタTra、Trbのソース端子は接地されている。

【0007】前段の高周波電力用トランジスタTraの入力端子(ゲート端子)には、インダクタLとコンデンサCとからなる入力インピーダンス整合回路1が接続されており、該入力インピーダンス整合回路1は、外部入力端子RFから入力される高周波電力のインピーダンスと前段の高周波電力用トランジスタTraの入力インピーダンスとのインピーダンス整合を行なうことにより、入力される高周波電力の反射及び損失の低減を図っている。

【0008】前段の高周波電力用トランジスタTraの入力端子には、第1の入力バイアス回路として1/4波

長の長さを持つ第1のマイクロストリップ線路S1の一端が接続され、該第1のマイクロストリップ線路S1の他端には負電源-VGG1が接続されており、負電源-VGG1及び第1のマイクロストリップ線路S1によって前段の高周波電力用トランジスタT_{ra}の入力端子に負の直流バイアス電圧が供給される。負電源-VGG1には、高周波電力の発振を抑えて高周波電力が負電源-VGG1に回り込むことを防ぐバイパスコンデンサC_bが接続されている。尚、第1の入力バイアス回路としては、1/4波長の長さを持つ第1のマイクロストリップ線路S1に代えて数KΩの抵抗を用いることもできる。

【0009】前段の高周波電力用トランジスタT_{ra}の出力端子（ドレイン端子）には、第1の出力バイアス回路としての1/4波長の長さを持つ第2のマイクロストリップ線路S2を介して正電源+VDD1が接続されており、前段の高周波電力用トランジスタT_{ra}の出力端子に正の直流バイアス電圧が印加される。

【0010】後段の高周波電力用トランジスタT_{rb}にも、前段の高周波電力用トランジスタT_{ra}と同様、入力端子に、第2の入力バイアス回路としての1/4波長の長さを持つ第3のマイクロストリップ線路S3を介して負電源-VGG2が接続されていると共に、出力端子に、第2の出力バイアス回路としての1/4波長の長さを持つ第4のマイクロストリップ線路S4を介して正電源+VDD2が接続されている。

【0011】前段の高周波電力用トランジスタT_{ra}の出力端子と後段の高周波電力用トランジスタT_{rb}の入力端子との間には、前段の高周波電力用トランジスタT_{ra}の出力インピーダンスと後段の高周波電力用トランジスタT_{rb}の入力インピーダンスとのインピーダンス整合を行なう段間インピーダンス整合回路2が接続されており、該段間インピーダンス整合回路2は、入力インピーダンス整合回路1と同様、インダクタLとコンデンサCとから構成されている。尚、段間インピーダンス整合回路2は、複数の高周波電力用トランジスタよりなる多段構成の高周波電力増幅器においては、前段の高周波電力用トランジスタT_{ra}と後段の高周波電力用トランジスタT_{rb}とのインピーダンス整合を行なうが、前段の高周波電力用トランジスタT_{ra}に対しては出力インピーダンス整合回路の機能を持つと共に、後段の高周波電力用トランジスタT_{rb}に対しては入力インピーダンス整合回路の機能を持つ。

【0012】後段の高周波電力用トランジスタT_{rb}の出力端子には、インダクタLとコンデンサCとから構成される出力インピーダンス整合回路3が接続されており、該出力インピーダンス整合回路3は、後段の高周波電力用トランジスタT_{rb}の出力インピーダンスと、外部出力端子RFatから出力される高周波電力のインピーダンスとのインピーダンス整合を行なう。

【0013】第1の従来例に係る高周波電力増幅器は、外部入力端子RF_{in}から入力される高周波電力（高周波信号）を、前段の高周波電力用トランジスタT_{ra}及び後段の高周波電力用トランジスタT_{rb}によって増幅した後、外部出力端子RF_{out}から出力する。

【0014】第1の従来例に係る高周波電力増幅器における前段及び後段の高周波電力用トランジスタT_{ra}、T_{rb}は、図16(a)に示すような電流電圧特性を有している。すなわち、ゲート電圧V_gが負電圧例えば-2Vのときには僅かなドレイン電流I_dしか流れず、ゲート電圧V_gが負電圧から0V側に変化するとドレイン電流I_dは多く流れるようになる。従って、ドレイン電流I_dを低減するためには、ゲート電圧V_gを-1Vから-1.5V程度にする直流バイアス電源が必要である。

【0015】そこで、第1の従来例に係る高周波電力増幅器においては、前段及び後段の高周波電力用トランジスタT_{ra}、T_{rb}の直流バイアス電圧は次のように設定される。すなわち、各入力端子にマイナス数V程度の負電源-VGG1（-VGG2）を接続すると共に、各出力端子にプラス6V程度の正電源+VDD1（+VDD2）を接続し、これら負電源及び正電源により、所定のバイアス電流例えば100mAのドレイン電流が流れるようにしている。

【0016】ところが、第1の従来例に係る高周波電力増幅器においては、以下に説明するようなバイアス電流設定の煩雑さに関する第1の問題がある。すなわち、マイナスの直流バイアス電源である負電源-VGG1（-VGG2）及びプラスの直流バイアス電源である正電源+VDD1（+VDD2）よりなる2種類の直流バイアス電源を設ける必要があるため、直流バイアス電源の構成及び周辺回路が複雑になる。また、これら直流バイアス電源のバイアス電圧の設定は10%以下の精度に設定しなければ、高周波電力用トランジスタT_{ra}（T_{rb}）のインピーダンスが変化してインピーダンス整合が確実に行なわれなくなったり、良好な歪み特性や利得を確保できなくなったりする。

【0017】また、第1の従来例に係る高周波電力増幅器においては、以下に説明するような動作電流の増大に関する第2の問題がある。すなわち、第1の従来例に係る高周波電力増幅器においては、固定された直流バイアス電流が流れるように設定されているため、高周波電力の出力が小さいときにも直流バイアス電流が流れているので、電力の消費が大きいという問題がある。すなわち、図16(b)に示すように、高周波電力の出力が小さくても動作電流は余り低減しない。

【0018】例えば、携帯電話においては、基地局から遠い場所にいるときには最大出力で電波を出し、基地局に近い場所にいるときには低出力で電波を出すようにして、電池の消耗を防ぎ、これにより電池の長時間の使用

を図っている。ところが、基地局に近い場所において低い高周波電力で電波を出すときにも、最大出力を出すために必要なアイドル電流が流れているので、低出力のときには無駄に電池を消耗させている。

【0019】そこで、Echols et al. の論文において、入力される高周波電力に応じて直流バイアス電圧を変化させる高周波電力増幅器が提案がなされている。

【0020】以下、この論文に掲載されている高周波電力増幅器を第2の従来例として図17を参照しながら説明する。尚、図17においては、図15に示した第1の従来例と同一の部材については同一の符号を付すことにより説明を省略する。入力インピーダンス整合回路1、段間インピーダンス整合回路2及び出力インピーダンス整合回路3については図示の便宜上ブロックで示している。前段の高周波電力用トランジスタ T_{ra} 及び後段の高周波電力用トランジスタ T_{rb} の電圧電流特性については、第1の従来例と同様、図16(a)に示すとおりである。

【0021】第2の従来例に係る高周波電力増幅器には、図17において一点鎖線で示すように、出力インピーダンス整合回路3の出力端に、抵抗 $R1$ 及びダイオード D よりなる高周波電力の検出回路と、負の直流バイアス電源 V_c ($-5V$)と、分割抵抗 $R2$ 、 $R3$ 及び $R4$ よりなる電圧分割回路とを有する負バイアス電圧発生回路が設けられている。該負バイアス電圧発生回路は、電力検出点 E において、出力インピーダンス整合回路3から出力される高周波電力から一部の高周波電力を検出し、検出した一部の高周波電力に基づいて、負の直流バイアス電源 V_c から出力される直流バイアス電圧を変化させ、該直流バイアス電圧を負バイアス電圧出力点 D から第3のマイクロストリップ線路 $S3$ を介して後段の高周波電力用トランジスタ T_{rb} の入力端子に出力する。

【0022】前記のようにすることにより、電力検出点 E で検出された高周波電力が大きいたときには、負バイアス電圧出力点 D から出力されるバイアス電圧は、負の値が浅くなって $-1V$ 近くまで上昇する一方、電力検出点 E で検出された高周波電力が小さいときには、負バイアス電圧出力点 D から出力されるバイアス電圧の値が深くなって $-5V$ まで下がる。これによって、入力される高周波電力が小さいときのアイドル電流の低減を図っている。従って、図18に示すように、入力される高周波電力が小さいときの動作電流は、図16(b)に示した第1の従来例に比べて低減している。

【0023】

【発明が解決しようとする課題】ところが、第2の従来例においては、周辺回路が負の直流バイアス電源 V_c を有しており、該負の直流バイアス電源 V_c に $-5V$ 程度の負の電圧を発生させるためには、正電源 $+V_{DD2}$ から出力された正電圧に基づいて負電圧を発生させる負電

圧発生回路が必要になる。そして、この負電圧発生回路には常時 $10mA$ 程度の電流が流れるので、第2の従来例は、入力される高周波電力が小さいときの消費電流の低減という点では不十分である。

【0024】前記に鑑み、本発明は、高周波電力増幅器において入力される高周波電力が小さいときの消費電流を一層低減することを目的とする。

【0025】

【課題を解決するための手段】前記の目的を達成するため、本発明は、高周波電力用トランジスタとして、入力端子に直流負電圧が印加されることにより動作し且つ電流電圧特性が大きく変化する特性(図16(a)を参照)を有するトランジスタに代えて、入力端子に正電圧が印加されることにより動作し且つ電流電圧特性が大きく変化する特性(図13(a)を参照)を有するトランジスタを用いると共に、検出した高周波電力の増減に応じて増減する正電圧をトランジスタの入力端子に出力するものである。

【0026】本発明に係る第1の高周波電力増幅器は、入力端子に正電圧が印加されることにより動作し且つ電流電圧特性が大きく変化する高周波電力用トランジスタと、高周波電力用トランジスタの入力端子に接続された入力バイアス回路と、高周波電力用トランジスタの出力端子に接続された出力バイアス回路と、高周波電力用トランジスタの入力端子に接続された入力インピーダンス整合回路と、高周波電力用トランジスタの出力端子に接続された出力インピーダンス整合回路と、入力端が高周波電力用トランジスタの入力側又は出力側に接続され、高周波電力用トランジスタへ入力される高周波電力又は高周波電力用トランジスタから出力される高周波電力から一部の高周波電力を検出して出力する検出回路と、入力端が検出回路の出力端に接続され、検出回路から出力される一部の高周波電力を整流して脈動正電圧を出力する整流回路と、入力端が整流回路の出力端に接続され且つ出力端が入力バイアス回路の入力端子に接続され、整流回路から出力される脈動正電圧をならして正電圧を出力する平滑回路とを有しており、検出した一部の高周波電力の増減に応じて増減する正電圧を入力バイアス回路の入力端子に直流電源を介在させることなく出力する正電圧発生回路とを備えている。

【0027】第1の高周波電力増幅器によると、入力端子に正電圧が印加されることにより動作し且つ電流電圧特性が大きく変化する高周波電力用トランジスタと、検出した一部の高周波電力の増減に応じて増減する正電圧を、直流電源を介在させることなく入力バイアス回路を介して高周波電力用トランジスタの入力端子に出力する正電圧発生回路とを備えているため、第2の従来例のように、バイアス電圧発生回路に負の直流バイアス電源を設ける必要がないので、該負の直流バイアス電源に負の電圧を発生させるための負電圧発生回路が不要になる。

【0028】第1の高周波電力増幅器において、検出回路の入力端は、入力インピーダンス整合回路の入力端子又は出力インピーダンス整合回路の出力端子に接続されていることが好ましい。

【0029】第1の高周波電力増幅器において、検出回路の入力端は、入力インピーダンス整合回路の出力端子又は出力インピーダンス整合回路の入力端子に接続されていることが好ましい。

【0030】第1の高周波電力増幅器において、検出回路の入力端は、出力バイアス回路に接続されていることが好ましい。

【0031】第1の高周波電力増幅器において、整流回路は、互いに逆方向で且つ並列に接続された一対のダイオードからなり、2倍の脈動正電圧を出力することが好ましい。

【0032】第1の高周波電力増幅器において、平滑回路は、コンデンサ及び可変抵抗を有しており、可変抵抗の抵抗値の変化に応じて変化する正電圧を出力することが好ましい。

【0033】第1の高周波電力増幅器において、高周波電力用トランジスタは、NチャネルMOSFET、NP型バイポーラトランジスタ、NチャネルMESFET又はNチャネルのヘテロ接合FETであって、ノーマリー・オフ型、エンハンスモード型又はこれらに類似する電流電圧特性を有することが好ましい。

【0034】第1の高周波電力増幅器において、高周波電力用トランジスタ、入力バイアス回路、出力バイアス回路、入力インピーダンス整合回路、出力インピーダンス整合回路及び正電圧発生回路は同一の半導体基板上に形成されていることが好ましい。

【0035】第1の高周波電力増幅器において、高周波電力用トランジスタ、入力バイアス回路、出力バイアス回路、入力インピーダンス整合回路及び出力インピーダンス整合回路は同一の半導体基板上に形成されていることが好ましい。

【0036】本発明に係る第2の高周波電力増幅器は、入力端子に正電圧が印加されることにより動作し且つ電流電圧特性が大きく変化する前段の高周波電力用トランジスタと、前段の高周波電力用トランジスタの入力端子に接続された第1の入力バイアス回路と、前段の高周波電力用トランジスタの出力端子に接続された第1の出力バイアス回路と、前段の高周波電力用トランジスタの入力端子に接続された第1の入力インピーダンス整合回路と、前段の高周波電力用トランジスタの出力端子に接続された第1の出力インピーダンス整合回路と、入力端子に正電圧が印加されることにより動作し且つ電流電圧特性が大きく変化する後段の高周波電力用トランジスタと、後段の高周波電力用トランジスタの入力端子に接続された第2の入力バイアス回路と、後段の高周波電力用トランジスタの出力端子に接続された第2の出力バイア

ス回路と、後段の高周波電力用トランジスタの入力端子に接続された第2の入力インピーダンス整合回路と、後段の高周波電力用トランジスタの出力端子に接続された第2の出力インピーダンス整合回路と、入力端が後段の高周波電力用トランジスタの入力側又は出力側に接続され、後段の高周波電力用トランジスタへ入力される高周波電力又は後段の高周波電力用トランジスタから出力される高周波電力から一部の高周波電力を検出して出力する検出回路と、入力端が検出回路の出力端に接続され、検出回路から出力される一部の高周波電力を整流して脈動正電圧を出力する整流回路と、入力端が整流回路の出力端に接続され且つ出力端が第1のバイアス回路及び第2の入力バイアス回路の各入力端子に接続され、整流回路から出力される脈動正電圧をならし正電圧を出力する平滑回路とを有しており、検出した一部の高周波電力の増減に応じて増減する正電圧を第1の入力バイアス回路及び第2の入力バイアス回路の各入力端子に直流電源を介在させることなく出力する正電圧発生回路とを備えている。

【0037】第2の高周波電力増幅器によると、検出した一部の高周波電力の増減に応じて増減する正電圧は、正電圧発生回路から前段の高周波電力用トランジスタ及び後段の高周波電力用トランジスタの各入力端子に入力されるので、入力される高周波電力が小さいときの消費電流は大きく低減する。

【0038】また、第1の高周波電力増幅器と同様、入力端子に正電圧が印加されることにより動作し且つ電流電圧特性が大きく変化する前段及び後段の高周波電力用トランジスタと、検出した一部の高周波電力の増減に応じて増減する正電圧を、直流電源を介在させることなく入力バイアス回路を介して前段及び後段の高周波電力用トランジスタの入力端子に出力する正電圧発生回路とを備えているため、第2の従来例のように、バイアス電圧発生回路に負の直流バイアス電源を設ける必要がないので、該負の直流バイアス電源に負の電圧を発生させるための負電圧発生回路が不要になる。

【0039】第2の高周波電力増幅器において、整流回路は、互いに逆方向で且つ並列に接続された一対のダイオードからなり、2倍の脈動正電圧を出力することが好ましい。

【0040】第2の高周波電力増幅器において、平滑回路は、正電圧を互いに異なる第1の正電圧と第2の正電圧とに分割し、第1の正電圧を第1の入力バイアス回路の入力端子に出力すると共に第2の正電圧を第2の入力バイアス回路の入力端子に出力する電圧分割回路を有していることが好ましい。

【0041】第2の高周波電力増幅器において、電圧分割回路は、少なくとも1つの可変抵抗を含む複数の分割抵抗からなり、1つの可変抵抗の抵抗値の変化に応じて変化する第1の正電圧又は第2の正電圧を出力すること

が好ましい。

【0042】第2の高周波電力増強器において、前段の高周波電力用トランジスタ及び後段の高周波電力用トランジスタは、NチャネルMOSFET、NPN型バイポーラトランジスタ、NチャネルMESFET又はNチャネルのヘテロ接合FETであって、ノーマリー・オフ型、エンハンスモード型又はこれらに類似する電流電圧特性を有することが好ましい。

【0043】第2の高周波電力増強器において、前段の高周波電力用トランジスタ、第1の入力バイアス回路と、第1の出力バイアス回路、第1の入力インピーダンス整合回路、第1の出力インピーダンス整合回路、後段の高周波電力用トランジスタ、第2の入力バイアス回路、第2の出力バイアス回路、第2の入力インピーダンス整合回路、第2の出力インピーダンス整合回路及び正電圧発生回路は同一の半導体基板上に形成されていることが好ましい。

【0044】第2の高周波電力増強器において、前段の高周波電力用トランジスタ、第1の入力バイアス回路、第1の出力バイアス回路、第1の入力インピーダンス整合回路、第1の出力インピーダンス整合回路、後段の高周波電力用トランジスタ、第2の入力バイアス回路、第2の出力バイアス回路、第2の入力インピーダンス整合回路及び第2の出力インピーダンス整合回路は同一の半導体基板上に形成されていることが好ましい。

【0045】

【発明の実施の形態】以下、本発明の各実施形態に係る高周波電力増強器について図面を参照しながら説明する。

【0046】（第1の実施形態）以下、本発明の第1の実施形態に係る高周波電力増強器について、図1、図2及び図13（a）、（b）を参照しながら説明する。図1及び図2は第1の実施形態に係る高周波電力増強器の回路構成を示しており、図1は正電圧発生回路4の詳細を含む回路図であり、図2は正電圧発生回路4をブロックで示す回路図である。図13（a）は、第1の実施形態に係る高周波電力増強器における前段及び後段の高周波電力用トランジスタの電流電圧特性を示す図であり、図13（b）は第1の実施形態に係る高周波電力増強器の消費電力を示す図である。尚、図1及び図2においては、図15に示す第1の従来例と同一の部分については同一の符号を付すことにより説明を省略する。

【0047】第1の実施形態における前段の高周波電力用トランジスタTr1及び後段の高周波電力用トランジスタTr2は、図13（a）に示すように、入力端子に正電圧が印加されることにより動作し且つ電流電圧特性が大きく変化する特性、つまりノーマリー・オフ型、エンハンスモード型又はこれらに類似する特性を有している。尚、これらに類似する特性とは、入力端子に印加される電圧が0Vの近傍では無又は僅かな電流しか流れ

ず、且つ入力端子に印加される電圧が0Vの近傍から正電圧側に向かうにつれて流れる電流が多くなる特性のことを称する。具体的には、前段の高周波電力用トランジスタTr1及び後段の高周波電力用トランジスタTr2は、NチャネルMOSFET、NPN型バイポーラトランジスタ、NチャネルMESFET又はNチャネルのヘテロ接合FETによって構成されている。

【0048】図1に示すように、第1の実施形態に係る高周波電力増強器は、前段の高周波電力用トランジスタTr1、後段の高周波電力用トランジスタTr2、前段の高周波電力用トランジスタTr1の入力端子に接続された第1の入力バイアス回路としての1/4波長の長さを持つ第1のマイクロストリップ線路S1、前段の高周波電力用トランジスタTr1の出力端子に接続された第1の出力バイアス回路としての1/4波長の長さを持つ第2のマイクロストリップ線路S2、後段の高周波電力用トランジスタTr2の入力端子に接続された第2の入力バイアス回路としての1/4波長の長さを持つ第3のマイクロストリップ線路S3、後段の高周波電力用トランジスタTr2の出力端子に接続された第2の出力バイアス回路としての1/4波長の長さを持つ第4のマイクロストリップ線路S4、前段の高周波電力用トランジスタTr1の入力端子に接続された入力インピーダンス整合回路1、前段の高周波電力用トランジスタTr1の出力端子と後段の高周波電力用トランジスタTr2の出力端子との間に接続された段間インピーダンス整合回路2、及び後段の高周波電力用トランジスタTr2の出力端子に接続された出力インピーダンス整合回路3とを備えている。尚、段間インピーダンス整合回路2は、複数の高周波電力用トランジスタよりなる多段構成の高周波電力増強器においては、前段の高周波電力用トランジスタTr1と後段の高周波電力用トランジスタTr2とのインピーダンス整合を行なうが、前段の高周波電力用トランジスタTr1に対しては出力インピーダンス整合回路の機能を持つと共に、後段の高周波電力用トランジスタTr2に対しては入力インピーダンス整合回路の機能を持つ。

【0049】第1の実施形態の特徴として、入力される高周波電力の増減に応じて増減する正電圧を発生する正電圧発生回路4を備えており、正電圧発生回路4の入力部には電力検出点Aが設けられていると共に、正電圧発生回路4の出力部には正電圧出力点Bが設けられている。図1に示すように、正電圧発生回路4は、入力される高周波電力から一部の高周波電力を検出する抵抗R11（検出回路）と、抵抗R12により検出された一部の高周波電力から直流成分を削除して微小高周波電力を出力するコンデンサC12、コンデンサC12から出力される微小高周波電力を整流して脈動正電圧を出力するダイオードD11（整流回路）と、ダイオードD11から出力される脈動正電圧をならし正電圧を出力するコンデンサ

ーC及び抵抗R2(平滑回路)とを有している。正電圧発生回路4は、図1から明らかなように、負の直流バイアス電源を有していない。

【0050】尚、入力される高周波電力から一部の高周波電力を検出する検出回路は、第1の実施形態においては抵抗R1であったが、これに代えて、ダイオードのみ又は直列に接続された抵抗とダイオードとから構成してもよい。また、コンデンサC1は、正電圧の高周波的なノイズを低減するために付加されている。

【0051】また、第1の実施形態の特徴として、正電圧発生回路4の電力検出点Aは出力インピーダンス整合回路3の出力端子に接続されていると共に、正電圧発生回路4の正電圧出力点Bは第3のマイクロストリップ線路S3(第1の入力バイアス回路)の入力端子に接続されている。これにより、正電圧発生回路4は、出力インピーダンス整合回路3から出力される高周波電力から一部の高周波電力を検出し、検出した一部の高周波電力の増減に応じて増減する正電圧を第3のマイクロストリップ線路S3を介して後段の高周波電力用トランジスタTr2の入力端子に出力する。

【0052】従って、第1の実施形態によると、後段の高周波電力用トランジスタTr2の入力端子には、出力インピーダンス整合回路3から出力される高周波電力が大きいときには高い正電圧が印加され、出力インピーダンス整合回路3から出力される高周波電力が小さいときには低い正電圧が印加される。

【0053】また、正電圧発生回路4が負の直流バイアス電源を有していないため、正電源+VDD2から出力された正電圧に基づいて負電圧を発生させる負電圧発生回路は不要になる。

【0054】図13(b)は、高周波電力増幅器の高周波電力の入出力特性(P_{out})と、後段の高周波電力用トランジスタTr2の動作電流とを示しており、図13(b)に示すように、出力される高周波電力が小さいときの動作電流は低減する。

【0055】さらに、第1の実施形態によると、正電圧発生回路4の電力検出点Aは出力インピーダンス整合回路3の出力端子に接続されているため、回路構成は簡単になるが、高周波電力のインピーダンスが出力インピーダンス整合回路3により50Ω程度にまで上げられているので、正電圧発生回路4が付加されることに伴う影響を考慮に入れた総合設計が必要になる。

【0056】(第2の実施形態)以下、本発明の第2の実施形態に係る高周波電力増幅器について図3を参照しながら説明する。図3は第2の実施形態に係る高周波電力増幅器の回路構成を示しており、図15に示す第1の従来例又は図1に示す第1の実施形態と同一の部材については同一の符号を付すことにより説明を省略する。

【0057】第2の実施形態の特徴として、正電圧発生回路4の電力検出点Aは後段の高周波電力用トランジスタTr2の出力端子に接続されていると共に、正電圧発生回路4の正電圧出力点Bは第3のマイクロストリップ線路S3の入力端子に接続されている。これにより、正電圧発生回路4は、後段の高周波電力用トランジスタTr2に入力される高周波電力から一部の高周波電力を検出し、検出した一部の高周波電力の増減に応じて増減する正電圧を第3のマイクロストリップ線路S3を介して後段の高周波電力用トランジスタTr2の入力端子に出力する。尚、図4において、C1は段間インピーダンス整合回路2から出力される高周波電力から直流成分を除去するコンデンサである。

【0058】従って、第2の実施形態によると、後段の高周波電力用トランジスタTr2の入力端子には、該後段の高周波電力用トランジスタTr2から出力される高周波電力が大きいときには高い正電圧が印加され、後段の高周波電力用トランジスタTr2から出力される高周波電力が小さいときには低い正電圧が印加される。

【0059】また、第2の実施形態によると、正電圧発生回路4の電力検出点Aは後段の高周波電力用トランジスタTr2の出力端子に接続されているため、第1の実施形態に比べて、入力される高周波電力のインピーダンスが低いので、高周波増幅回路の設計に際してインピーダンスの影響を考慮しなくてもよい。

【0060】(第3の実施形態)以下、本発明の第3の実施形態に係る高周波電力増幅器について図4を参照しながら説明する。図4は第3の実施形態に係る高周波電力増幅器の回路構成を示しており、図15に示す第1の従来例又は図1に示す第1の実施形態と同一の部材については同一の符号を付すことにより説明を省略する。

【0061】第3の実施形態の特徴として、正電圧発生回路4の電力検出点Aは、段間インピーダンス整合回路2の出力端子と後段の高周波電力用トランジスタTr2の入力端子との間に接続されていると共に、正電圧発生回路4の正電圧出力点Bは第3のマイクロストリップ線路S3の入力端子に接続されている。これにより、正電圧発生回路4は、後段の高周波電力用トランジスタTr2に入力される高周波電力から一部の高周波電力を検出し、検出した一部の高周波電力の増減に応じて増減する正電圧を第3のマイクロストリップ線路S3を介して後段の高周波電力用トランジスタTr2の入力端子に出力する。尚、図4において、C1は段間インピーダンス整合回路2から出力される高周波電力から直流成分を除去するコンデンサである。

【0062】従って、第3の実施形態によると、後段の高周波電力用トランジスタTr2の入力端子には、該後段の高周波電力用トランジスタTr2に入力される高周波電力が大きいときには高い正電圧が印加され、後段の高周波電力用トランジスタTr2に入力される高周波電力が小さいときには低い正電圧が印加される。

【0063】(第4の実施形態)以下、本発明の第4の実施形態に係る高周波電力増幅器について図5を参照しながら説明する。図5は第4の実施形態に係る高周波電力増幅器の回路構成を示しており、図15に示す第1の従来例又は図1に示す第1の実施形態と同一の部材については同一の符号を付すことにより説明を省略する。

【0064】第4の実施形態の特徴として、正電圧発生回路4の電力検出点Aは後段の高周波電力用トランジスタTr2の出力端子に接続されていると共に、正電圧発生回路4の正電圧出力点Bは第3のマイクロストリップ線路S3の入力端子に接続されている。これにより、正電圧発生回路4は、後段の高周波電力用トランジスタTr2に入力される高周波電力から一部の高周波電力を検出し、検出した一部の高周波電力の増減に応じて増減する正電圧を第3のマイクロストリップ線路S3を介して後段の高周波電力用トランジスタTr2の入力端子に出力する。尚、図4において、C1は段間インピーダンス整合回路2から出力される高周波電力から直流成分を除去するコンデンサである。

【0065】(第5の実施形態)以下、本発明の第5の実施形態に係る高周波電力増幅器について図6を参照しながら説明する。図6は第5の実施形態に係る高周波電力増幅器の回路構成を示しており、図15に示す第1の従来例又は図1に示す第1の実施形態と同一の部材については同一の符号を付すことにより説明を省略する。

力増幅器の回路構成を示しており、図15に示す第1の従来例又は図1に示す第1の実施形態と同一の回路については同一の符号を付すことにより説明を省略する。

【0064】第4の実施形態の特徴として、正電圧発生回路4の電力検出点Aは、前段の高周波電力用トランジスタT_{r1}の出力端子と段間インピーダンス整合回路2の入力端子との間に接続されていると共に、正電圧発生回路4の正電圧出力点Bは第3のマイクロストリップ線路S3の入力端子に接続されている。これにより、正電圧発生回路4は、後段の高周波電力用トランジスタT_{r2}2に輸入される高周波電力から一部の高周波電力を検出し、検出した一部の高周波電力の増減に応じて増減する正電圧を第3のマイクロストリップ線路S3を介して後段の高周波電力用トランジスタT_{r2}2の入力端子に出力する。

【0065】従って、第4の実施形態によると、後段の高周波電力用トランジスタT_{r2}2の入力端子には、該後段の高周波電力用トランジスタT_{r2}2に輸入される高周波電力が大きいときには高い正電圧が印加され、後段の高周波電力用トランジスタT_{r2}2に輸入される高周波電力が小さいときには低い正電圧が印加される。

【0066】(第5の実施形態)以下、本発明の第5の実施形態に係る高周波電力増幅器について図6を参照しながら説明する。図6は第5の実施形態に係る高周波電力増幅器の回路構成を示しており、図15に示す第1の従来例又は図1に示す第1の実施形態と同一の回路については同一の符号を付すことにより説明を省略する。

【0067】第5の実施形態の特徴として、正電圧発生回路4の電力検出点Aは、後段の高周波電力用トランジスタT_{r2}2の出力端子に接続された第4の出力バイアス回路としての、2つの分割マイクロストリップ線路S_{4a}、S_{4b}よりなる第4のマイクロストリップ線路S4の途中に接続されていると共に、正電圧発生回路4の正電圧出力点Bは第3のマイクロストリップ線路S3の入力端子に接続されている。これにより、正電圧発生回路4は、後段の高周波電力用トランジスタT_{r2}2から出力される高周波電力から一部の高周波電力を検出し、検出した一部の高周波電力の増減に応じて増減する正電圧を第3のマイクロストリップ線路S3を介して後段の高周波電力用トランジスタT_{r2}2の入力端子に出力する。

【0068】従って、第5の実施形態によると、後段の高周波電力用トランジスタT_{r2}2の入力端子には、該後段の高周波電力用トランジスタT_{r2}2から出力される高周波電力が大きいときには高い正電圧が印加され、後段の高周波電力用トランジスタT_{r2}2から出力される高周波電力が小さいときには低い正電圧が印加される。

【0069】また、第5の実施形態においては、電力検出点Aは第4の出力バイアス回路としての第4のマイクロストリップ線路S4の途中に接続されているため、つまり、第4の出力バイアス回路に漏れる高周波電力の一

部を検出しているため、基本となる高周波電力が検出により減少する量を考慮する必要がなくなるので、基本となる増幅回路の設計の簡略化を図ることができる。

【0070】(第6の実施形態)以下、本発明の第6の実施形態に係る高周波電力増幅器について図7を参照しながら説明する。図7は第6の実施形態に係る高周波電力増幅器の回路構成を示しており、図15に示す第1の従来例又は図1に示す第1の実施形態と同一の回路については同一の符号を付すことにより説明を省略する。

【0071】第6の実施形態の特徴として、正電圧発生回路4の電力検出点Aは出力インピーダンス整合回路3の出力端子に接続されていると共に、正電圧発生回路4の正電圧出力点Bは第1のマイクロストリップ線路S1及び第2のマイクロストリップ線路S3の各入力端子に接続されている。これにより、正電圧発生回路4は、出力インピーダンス整合回路3から出力される高周波電力から一部の高周波電力を検出し、検出した一部の高周波電力の増減に応じて増減する正電圧を、第1のマイクロストリップ線路S1を介して前段の高周波電力用トランジスタT_{r1}1の入力端子に出力すると共に、第3のマイクロストリップ線路S3を介して後段の高周波電力用トランジスタT_{r2}2の入力端子に出力する。

【0072】従って、第6の実施形態によると、前段の高周波電力用トランジスタT_{r1}1及び後段の高周波電力用トランジスタT_{r2}2の各入力端子には、出力インピーダンス整合回路3から出力される高周波電力が大きいときには高い正電圧が印加され、出力インピーダンス整合回路3から出力される高周波電力が小さいときには低い正電圧が印加されるので、前段の高周波電力用トランジスタT_{r1}1及び後段の高周波電力用トランジスタT_{r2}2のアイドル電流はそれぞれ低減する。

【0073】図14は、第6の実施形態に係る高周波電力増幅器の高周波電力の入出力特性(P_{at})と、前段の高周波電力用トランジスタT_{r1}1及び後段の高周波電力用トランジスタT_{r2}2の合計動作電流とを示しており、図14に示すように、出力される高周波電力が小さいときの合計動作電流は大きく低減する。

【0074】(第7の実施形態)以下、本発明の第7の実施形態に係る高周波電力増幅器について図8を参照しながら説明する。図8は第7の実施形態に係る高周波電力増幅器の回路構成を示しており、図15に示す第1の従来例又は図1に示す第1の実施形態と同一の回路については同一の符号を付すことにより説明を省略する。

【0075】第7の実施形態の特徴として、入力される高周波電力の増減に応じて増減する正電圧を発生する2出力正電圧発生回路5を備えており、2出力正電圧発生回路5の入力部には電力検出点Aが設けられていると共に、2出力正電圧発生回路5の出力部には第1正電圧出力点B1及び第2正電圧出力点B2が設けられている。図8に示すように、2出力正電圧発生回路5は、入力さ

れる高周波電力から一部の高周波電力を抽出する抵抗R11(検出回路)と、抵抗R12により検出された一部の高周波電力から直流成分を削除して微小高周波電力を出力するコンデンサC12、コンデンサC12から出力される微小高周波電力を整流して脈動正電圧を出力するダイオードD11(整流回路)と、ダイオードD11から出力される脈動正電圧をならして正電圧を出力するコンデンサC11、第1分割抵抗R1及び第2分割抵抗R14(平滑回路)とを有している。2出力正電圧発生回路5は、図8から明らかなように、負の直流バイアス電源を有していない。

【0076】また、第7の実施形態の特徴として、2出力正電圧発生回路5の電力検出点Aは出力インピーダンス整合回路3の出力端子に接続されていると共に、2出力正電圧発生回路5の第1正電圧出力点B1は第1のマイクロストリップ線路S1の入力端子に接続され、2出力正電圧発生回路5の第2正電圧出力点B2は第3のマイクロストリップ線路S3の入力端子に接続されている。これにより、2出力正電圧発生回路5は、出力インピーダンス整合回路3から出力される高周波電力から一部の高周波電力を抽出し、検出した一部の高周波電力の増減に応じて増減する正電圧を、第1のマイクロストリップ線路S1を介して前段の高周波電力用トランジスタTr1の入力端子に出力すると共に、第3のマイクロストリップ線路S3を介して後段の高周波電力用トランジスタTr2の入力端子に出力する。この場合、平滑回路の抵抗は、第1分割抵抗R1及び第2分割抵抗R14から構成されているため、前段の高周波電力用トランジスタTr1の入力端子には相対的に小さい正電圧を出力し、後段の高周波電力用トランジスタTr2の入力端子には相対的に大きい正電圧を出力することができる。

【0077】従って、第7の実施形態によると、前段の高周波電力用トランジスタTr1の電流電圧特性と後段の高周波電力用トランジスタTr2の電流電圧特性との間に差があるでも、出力される高周波電力が小さいときの動作電流を確実に低減することができる。

【0078】(第8の実施形態)以下、本発明の第8の実施形態に係る高周波電力増強器について図9を参照しながら説明する。図9は第8の実施形態に係る高周波電力増強器の回路構成を示しており、図15に示す第1の従来例又は図1に示す第1の実施形態と同一の部材については同一の符号を付すことにより説明を省略する。

【0079】第8の実施形態の特徴として、入力される高周波電力の増減に応じて増減する正電圧を発生する2倍正電圧発生回路6を備えており、2倍正電圧発生回路6の入力部には電力検出点Aが設けられていると共に、2倍正電圧発生回路6の出力部には正電圧出力点Bが設けられている。図9に示すように、2倍正電圧発生回路6は、入力される高周波電力から一部の高周波電力を抽出する抵抗R11(検出回路)と、抵抗R12により検出さ

れた一部の高周波電力から直流成分を削除して微小高周波電力を出力するコンデンサC12、コンデンサC12から出力される微小高周波電力を整流して脈動正電圧を出力する第1ダイオードD11及び第2ダイオードD12(2倍電圧整流回路)と、第1ダイオードD11及び第2ダイオードD12から出力される脈動正電圧をならして2倍正電圧を出力するコンデンサC1及び抵抗R13(平滑回路)とを有している。2倍正電圧発生回路6は、図9から明らかなように、負の直流バイアス電源を有していない。

【0080】前述した正電圧発生回路4及び2出力正電圧発生回路5の整流回路が半波整流を行なうのに対して、第8の実施形態においては、2倍電圧整流回路は全波整流を行なうため、抵抗R12の両端に発生する電圧を2倍に高めることができるので、所定の正電圧を発生するために必要な高周波電力の絶対値を半分にすることができる。従って、電力検出点Aにおいて抽出する高周波電力を低減することができるので、高周波電力の損失を軽減することができる。例えば、電力検出点Aにおける入力高周波電力としては、前述した正電圧発生回路4及び2出力正電圧発生回路5では10dBmが必要であったが、2倍正電圧発生回路6では半分の7dBmで済む。

【0081】(第9の実施形態)以下、本発明の第9の実施形態に係る高周波電力増強器について図10を参照しながら説明する。図10は第9の実施形態に係る高周波電力増強器の回路構成を示しており、図15に示す第1の従来例又は図1に示す第1の実施形態と同一の部材については同一の符号を付すことにより説明を省略する。

【0082】第9の実施形態の特徴として、入力される高周波電力の増減に応じて増減する正電圧を発生する可変正電圧発生回路7を備えており、可変正電圧発生回路7の入力部には電力検出点Aが設けられていると共に、可変正電圧発生回路7の出力部には正電圧出力点Bが設けられている。図10に示すように、可変正電圧発生回路7は、入力される高周波電力から一部の高周波電力を抽出する抵抗R11(検出回路)と、抵抗R12により検出された一部の高周波電力から直流成分を削除して微小高周波電力を出力するコンデンサC12と、コンデンサC12から出力される微小高周波電力を整流して脈動正電圧を出力するダイオードD11(整流回路)と、ダイオードD11から出力される脈動正電圧をならして正電圧を出力するコンデンサC11、不変分割抵抗R1及び可変分割抵抗R15(平滑回路)とを有している。可変正電圧発生回路7は、図10から明らかなように、負の直流バイアス電源を有していない。

【0083】第9の実施形態によると、第2の入力バイアス回路としての第3のマイクロストリップ線路S3を介して後段の高周波電力用トランジスタTr2の入力端

子に出力する正電圧を可変分割抵抗Rにより調整することができる。従って、後段の高周波電力用トランジスタTr2において電流が流れ始める際に電流電圧特性が大きく変化しても、該電流電圧特性の変化に応じて可変分割抵抗Rの抵抗値を調整することにより、利得及び出力が変化しない高周波電力増幅器を実現できる。

【0084】(第10の実施形態)以下、本発明の第10の実施形態に係る高周波電力増幅器について図11を参照しながら説明する。図11は、図7に示した第6の実施形態に係る高周波電力増幅器が同一の半導体基板8の上に形成されてなるマイクロ波回路一体型集積回路(MM IC Monolithic IC)を示しており、

図15に示す第1の従来例、図1に示す第1の実施形態及び図7に示す第6の実施形態と同一の部材については同一の符号を付すことにより説明を省略する。

【0085】第10の実施形態の特徴として、前段の高周波電力用トランジスタTr1、後段の高周波電力用トランジスタTr2、第1のマイクロストリップ線路S1、第2のマイクロストリップ線路S2、第3のマイクロストリップ線路S3、第4のマイクロストリップ線路S4、入力インピーダンス整合回路1、段間インピーダンス整合回路2、出力インピーダンス整合回路3及び正電圧発生回路4が同一の半導体基板8の上に形成されている。

【0086】第10の実施形態において、半導体基板8としてガリウム砒素(GaAs)よりなる化合物半導体基板を用いると、マイクロ波回路一体型集積回路を数ミリ角のチップサイズで実現することができる。

【0087】また、第10の実施形態によると、高周波電力増幅器に用いられている高周波電力用トランジスタの入力バイアス回路を外部に引き出す必要がなく、半導体基板8の上で正電圧を発生することができるため、マイクロ波回路一体型集積回路を樹脂パッケージに実装した場合において、リード端子の数を減らすことが可能になるので、小型で且つ入力バイアス回路の設定が不要な高周波電力増幅器を実現できる。

【0088】尚、第10の実施形態においては、第6の実施形態に係る高周波電力増幅器が半導体基板8の上に形成されてなる場合を示したが、第1～第5及び第7～第9の実施形態のいずれかの高周波電力増幅器が半導体基板8の上に形成されてもよいのは当然である。

【0089】(第11の実施形態)以下、本発明の第11の実施形態に係る高周波電力増幅器について図12を参照しながら説明する。図12は、図7に示した第6の実施形態に係る高周波電力増幅器における正電圧発生回路4を除く他の構成要素が同一の半導体基板8の上に形成されてなるマイクロ波回路一体型集積回路(MM IC)を示しており、図15に示す第1の従来例、図1に示す第1の実施形態及び図7に示す第6の実施形態と同一の部材については同一の符号を付すことにより説明を

省略する。

【0090】第11の実施形態の特徴として、前段の高周波電力用トランジスタTr1、後段の高周波電力用トランジスタTr2、第1のマイクロストリップ線路S1、第2のマイクロストリップ線路S2、第3のマイクロストリップ線路S3、第4のマイクロストリップ線路S4、入力インピーダンス整合回路1、段間インピーダンス整合回路2及び出力インピーダンス整合回路3が同一の半導体基板8の上に形成されており、正電圧発生回路4は他の半導体基板の上に形成されている。

【0091】第11の実施形態によると、従来の構成を有するマイクロ波回路一体型集積回路に正電圧発生回路4を外部から付加することによって、高周波電力増幅器の入力バイアス回路を簡略化できると共に、高周波電力増幅器の小型化も同時に実現できる。

【0092】尚、第11の実施形態においては、第6の実施形態に係る高周波電力増幅器における正電圧発生回路4を除く他の構成要素が半導体基板8の上に形成されてなる場合を示したが、第1～第5及び第7～第9の実施形態のいずれかの高周波電力増幅器における正電圧発生回路4、2出力正電圧発生回路5、2倍正電圧発生回路6又は可変正電圧発生回路7が半導体基板8の上に形成されてもよいのは当然である。

【0093】

【発明の効果】第1の高周波電力増幅器によると、正電圧発生回路に負の直流バイアス電源を設ける必要がないため、負の直流バイアス電源に負の電圧を発生させるための負電圧発生回路が不要になるので、入力される高周波電力が小さいときの消費電流を一層低減することができる。

【0094】また、負の直流バイアス電源及び負電圧発生回路が不要になるため、バイアス電圧発生回路の回路構成及び全体としての回路構成がいずれも簡略化されて、高周波電力増幅器に引き回される配線が簡略化できるので、高周波電力増幅器の小型化を図ることができる。

【0095】第1の高周波電力増幅器において、検出回路の入力端が、入力インピーダンス整合回路の入力端子又は出力インピーダンス整合回路の出力端子に接続されていると、検出回路の入力端を高周波電力増幅器の外部入力端子又は外部出力端子の近傍に配置することができるので、高周波電力用トランジスタ、入力バイアス回路、出力バイアス回路、入力インピーダンス整合回路及び出力インピーダンス整合回路と、正電圧発生回路とを別々の半導体基板に実装する場合の接続が容易になる。

【0096】第1の高周波電力増幅器において、検出回路の入力端が、入力インピーダンス整合回路の出力端子又は出力インピーダンス整合回路の入力端子に接続されていると、正電圧発生回路を付加することによって基本となる増幅回路が受ける影響を低減することができる。すなわち、高周波電力用トランジスタの入力インピーダ

ンス及び出力インピーダンスは通常50Ωよりむしろ低いのに対して、正電圧発生回路の検出回路として50Ωよりむしろ大きいインピーダンスを持つ抵抗を用いても、高周波電力用トランジスタがインピーダンスの差異に起因する悪影響を受ける事態を回避できる。従って、入力インピーダンス整合回路又は出力インピーダンス整合回路を設計する際に、正電圧発生回路の影響を考慮しなくてもよいので、整合回路の設計が容易になる。

【0097】第1の高周波電力増幅器において、検出回路の入力端が出力バイアス回路に接続されていると、正電圧発生回路を付加することによって基本の増幅回路が受ける影響を無視できる。すなわち、通常、出力バイアス回路には或る程度の高周波電力が漏れており、漏れている高周波電力を検出回路で検出することができるので、つまり増幅回路を流れる基本の高周波電力を検出しないので、高周波電力の検出に伴う損失分を考慮する必要がなくなる。

【0098】第1の高周波電力増幅器において、整流回路が、互いに逆方向で且つ並列に接続された一対のダイオードからなり2倍の脈動正電圧を出力すると、平滑回路に入力される電圧を2倍に高めることができるので、検出する一部の高周波電力の絶対値を半分にしても、所定の正電圧を発生させることができる。従って、基本の増幅回路から抽出する高周波電力を半分にできるので、基本の増幅回路を流れる高周波電力の損失を低減することができる。

【0099】第1の高周波電力増幅器において、平滑回路が、コンデンサ及び可変抵抗を有しており可変抵抗の抵抗値の変化に応じて変化する正電圧を出力すると、高周波電力用トランジスタに電流が流れ始めるときに該高周波電力用トランジスタの電流電圧特性が大きく変化しても、可変抵抗の抵抗値を調整することにより、利得及び出力が等価な高周波電力増幅器を実現できる。

【0100】第1の高周波電力増幅器において、高周波電力用トランジスタが、NチャネルMOSFET、NP型バイポーラトランジスタ、NチャネルMESFET又はNチャネルのヘテロ接合FETであって、ノーマリー・オフ型、エンハンスモード型又はこれらに類似する電流電圧特性を有していると、これらのトランジスタの制御端子に正電圧を印加することにより電流電圧特性を大きく変化させることができる。従って、高周波電力が小さいときのアイドル電流を低減できる一方、高周波電力が大きいときには、これらのトランジスタの制御端子に入力される正電圧の増加に伴ってアイドル電流が大きく増加するので、これらのトランジスタから出力される高周波電力が大きくなる。このため、高周波電力増幅回路に入力される高周波電力が小さいときの動作電流を低減できる一方、高周波電力増幅回路に入力される高周波電力が大きいときには、該高周波電力増幅器から出力される高周波電力を増加させることができる。

【0101】第1の高周波電力増幅器において、高周波電力用トランジスタ、入力バイアス回路、出力バイアス回路、入力インピーダンス整合回路、出力インピーダンス整合回路及び正電圧発生回路が同一の半導体基板上に形成されていると、半導体基板としてガリウム砒素(GaAs)基板を用いることにより、マイクロ波回路一体型集積回路(MMIC)を数ミリ角のチップサイズで実現できる。従って、高周波電力用トランジスタの入力バイアス回路をチップの外部に引き出すことなく、半導体基板の上において正電圧を発生させることができる。また、半導体基板を樹脂パッケージに実装する場合に、入力バイアス回路のリード端子を外部に引き出す必要がなくなるので、リード端子の数を減らすことが可能となる。このため、小型で且つ入力バイアス回路の設定が不要な高周波電力増幅器を実現することができる。

【0102】第1の高周波電力増幅器において、高周波電力用トランジスタ、入力バイアス回路、出力バイアス回路、入力インピーダンス整合回路及び出力インピーダンス整合回路が同一の半導体基板上に形成されていると、既存のマイクロ波回路一体型集積回路(MMIC)の形態を有する高周波電力増幅器に、正電圧発生回路を外部から付加することができるので、入力バイアス回路を簡略化できると共に高周波電力増幅器全体の小型化を図ることができる。

【0103】第2の高周波電力増幅器によると、検出した一部の高周波電力の増減に応じて増減する正電圧は、正電圧発生回路から前段の高周波電力用トランジスタ及び後段の高周波電力用トランジスタの各入力端子に入力されるので、高周波電力増幅器に入力される高周波電力が小さいときの合計消費電流を大きく低減することができる。

【0104】また、第1の高周波電力増幅器と同様、正電圧発生回路に負の直流バイアス電源を設ける必要がないため、負の直流バイアス電源に負の電圧を発生させるための負電圧発生回路が不要になるので、高周波電力の入力が小さいときの消費電流を一層低減することができる。

【0105】さらに、第1の高周波電力増幅器と同様、負の直流バイアス電源及び負電圧発生回路が不要になるため、バイアス発生回路の回路構成及び全体としての回路構成がいずれも簡略化して、高周波電力増幅器に引き回される配線が軽減するので、高周波電力増幅器の小型化を図ることができる。

【0106】第2の高周波電力増幅器において、整流回路が、互いに逆方向で且つ並列に接続された一対のダイオードからなり2倍の脈動正電圧を出力すると、平滑回路に入力される電圧を2倍に高めることができるので、検出する一部の高周波電力の絶対値を半分にしても、所定の正電圧を発生させることができる。従って、基本の増幅回路から抽出する高周波電力を半分にできるので、

基本の増幅回路を流れる高周波電力の損失を低減することができる。

【0107】第2の高周波電力増幅器において、平滑回路が、正電圧を互いに異なる第1の正電圧と第2の正電圧とに分割し、第1の正電圧を第1の入力インピーダンス整合回路の入力端子に出力すると共に第2の正電圧を第2の入力インピーダンス整合回路の入力端子に出力する電圧分割回路を有している、前段の高周波電力用トランジスタと後段の高周波電力用トランジスタとの間で電流電圧特性に差があっても、互いに異なる入力バイアス電圧を供給することができる。従って、前段の高周波電力用トランジスタのアイドル電流及び後段の高周波電力用トランジスタのアイドル電流を高周波電力に応じて個別に調整できるので、アイドル電流をより一層低減することができる。

【0108】第2の高周波電力増幅器において、電圧分割回路が、少なくとも1つの可変抵抗を含む複数の分割抵抗からなり、少なくとも1つの可変抵抗の抵抗値の変化に応じて変化する第1の正電圧又は第2の正電圧を出力すると、前段又は後段の高周波電力用トランジスタに電流が流れ始めるときに該高周波電力用トランジスタの電流電圧特性が大きく変化しても、可変抵抗の抵抗値を調整することにより、利得及び出力が等価な高周波電力増幅器を実現できる。

【0109】第2の高周波電力増幅器において、前段の高周波電力用トランジスタ及び後段の高周波電力用トランジスタが、NチャネルMOSFET、NPN型バイポーラトランジスタ、NチャネルMESFET又はNチャネルのヘテロ接合FETであって、ノーマリー・オフ型、エンハンスモード型又はこれらに類似する電流電圧特性を有している、第1の高周波電力増幅回路と同様、高周波電力増幅回路に入力される高周波電力が小さいときの動作電流を低減できる一方、高周波電力増幅回路に入力される高周波電力が大きいときには、該高周波電力増幅器から出力される高周波電力を増加させることができる。

【0110】第2の高周波電力増幅器において、前段の高周波電力用トランジスタ、第1の入力バイアス回路と、第1の出力バイアス回路、第1の入力インピーダンス整合回路、第1の出力インピーダンス整合回路、後段の高周波電力用トランジスタ、第2の入力バイアス回路、第2の出力バイアス回路、第2の入力インピーダンス整合回路、第2の出力インピーダンス整合回路及び正電圧発生回路が同一の半導体基板上に形成されていると、第1の高周波電力増幅器と同様、高周波電力用トランジスタの入力バイアス回路をチップの外部に引き出すことなく、半導体基板の上において正電圧を発生させることができる。また、半導体基板を樹脂パッケージに実装する場合に、入力バイアス回路のリード端子を外部に引き出す必要がなくなるので、リード端子の数を減らす

ことが可能となる。このため、小型で且つ入力バイアス回路の設定が不要な高周波電力増幅器を実現できる。

【0111】第2の高周波電力増幅器において、前段の高周波電力用トランジスタ、第1の入力バイアス回路、第1の出力バイアス回路、第1の入力インピーダンス整合回路、第1の出力インピーダンス整合回路、後段の高周波電力用トランジスタ、第2の入力バイアス回路、第2の出力バイアス回路、第2の入力インピーダンス整合回路及び第2の出力インピーダンス整合回路が同一の半導体基板上に形成されていると、第1の高周波電力増幅器と同様、入力バイアス回路を簡略化できると共に高周波電力増幅器全体の小型化を図ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る高周波電力増幅器の回路図であって、正電圧発生回路の詳細を示している。

【図2】本発明の第1の実施形態に係る高周波電力増幅器の回路図であって、正電圧発生回路をブロックで示している。

【図3】本発明の第2の実施形態に係る高周波電力増幅器の回路図である。

【図4】本発明の第3の実施形態に係る高周波電力増幅器の回路図である。

【図5】本発明の第4の実施形態に係る高周波電力増幅器の回路図である。

【図6】本発明の第5の実施形態に係る高周波電力増幅器の回路図である。

【図7】本発明の第6の実施形態に係る高周波電力増幅器の回路図である。

【図8】本発明の第7の実施形態に係る高周波電力増幅器の回路図である。

【図9】本発明の第8の実施形態に係る高周波電力増幅器の回路図である。

【図10】本発明の第9の実施形態に係る高周波電力増幅器の回路図である。

【図11】本発明の第10の実施形態に係るMMICよりなる高周波電力増幅器の回路図である。

【図12】本発明の第11の実施形態に係るMMICよりなる高周波電力増幅器の回路図である。

【図13】(a)は本発明の各実施形態に係る高周波電力増幅器の高周波電力用トランジスタの電流電圧特性を示す図であり、(b)は本発明の第1の実施形態に係る高周波電力増幅器における、高周波電力の入出力特性と後段の高周波電力用トランジスタの動作電流とを示す特性図である。

【図14】本発明の第6の実施形態に係る高周波電力増幅器における、高周波電力の入出力特性と前段の高周波電力用トランジスタ及び後段の高周波電力用トランジスタの合計動作電流とを示す特性図である。

【図15】第1の従来例に係る高周波電力増幅器の回路

図である。

【図16】(a)は第1の従来例に係る高周波電力増幅器の高周波電力用トランジスタの電流電圧特性を示す図であり、(b)は第1の従来例に係る高周波電力増幅器における、高周波電力の入出力特性と後段の高周波電力用トランジスタの動作電流とを示す特性図である。

【図17】第2の従来例に係る高周波電力増幅器の回路図である。

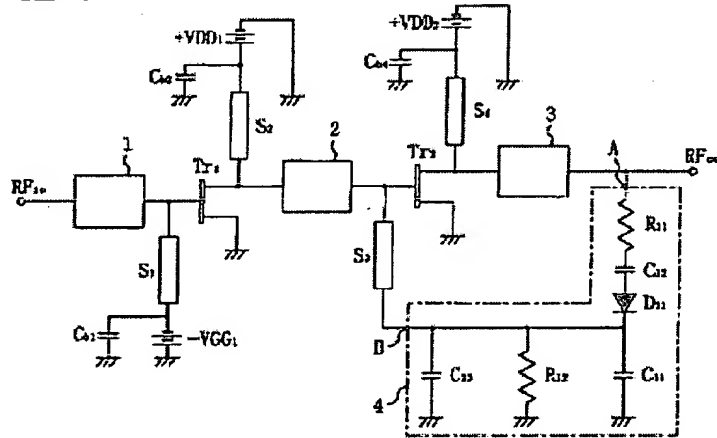
【図18】第2の従来例に係る高周波電力増幅器における、高周波電力の入出力特性と後段の高周波電力用トラン

ジスタの動作電流とを示す特性図である。

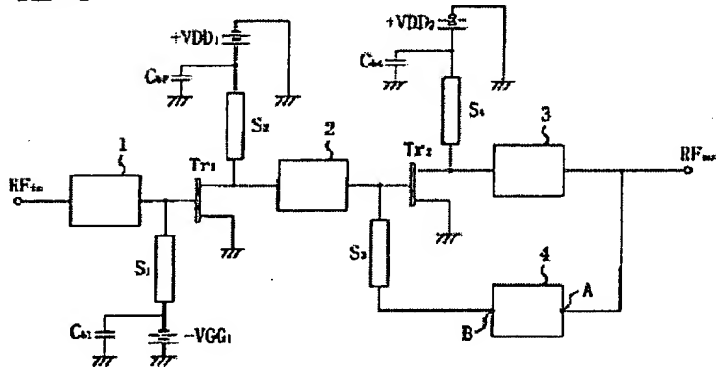
【符号の説明】

- 1 入力インピーダンス整合回路
- 2 段間インピーダンス整合回路
- 3 出力インピーダンス整合回路
- 4 正電圧発生回路
- 5 2出力正電圧発生回路
- 6 2倍正電圧発生回路
- 7 可変正電圧発生回路
- 8 半導体基板

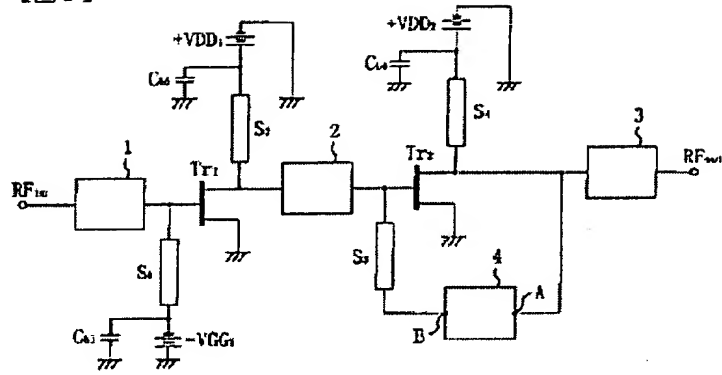
【図1】



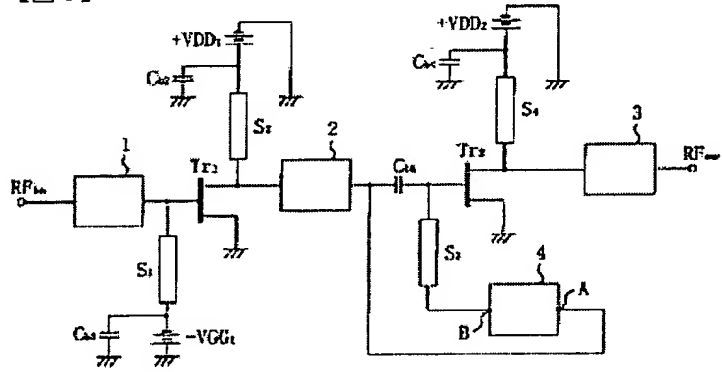
【図2】



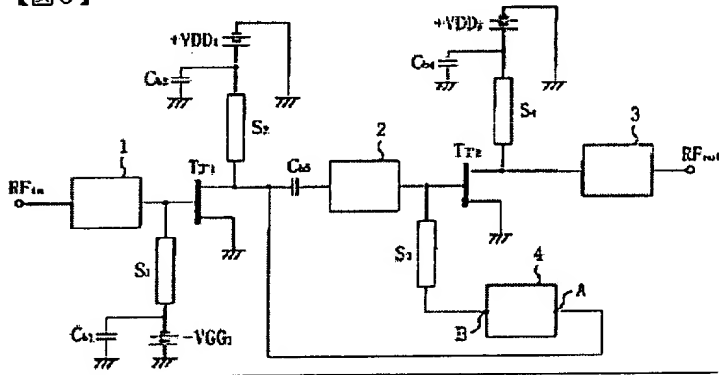
【図3】



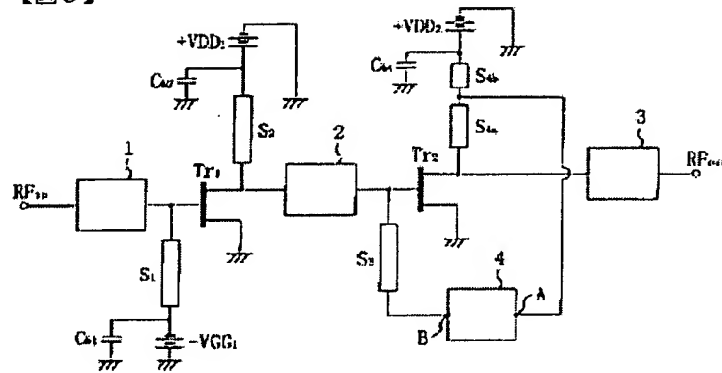
【図4】



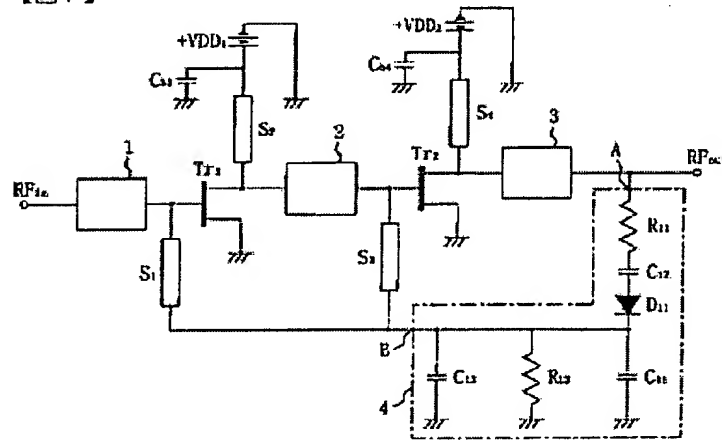
【図5】



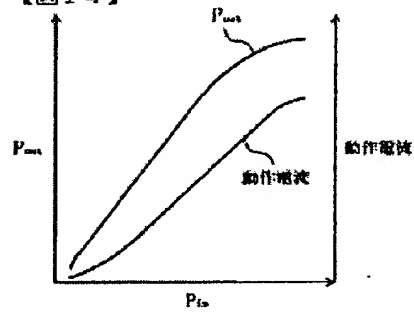
【図6】



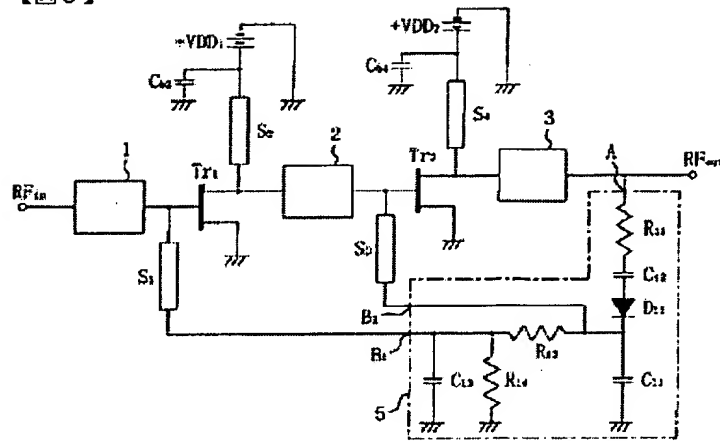
【図7】



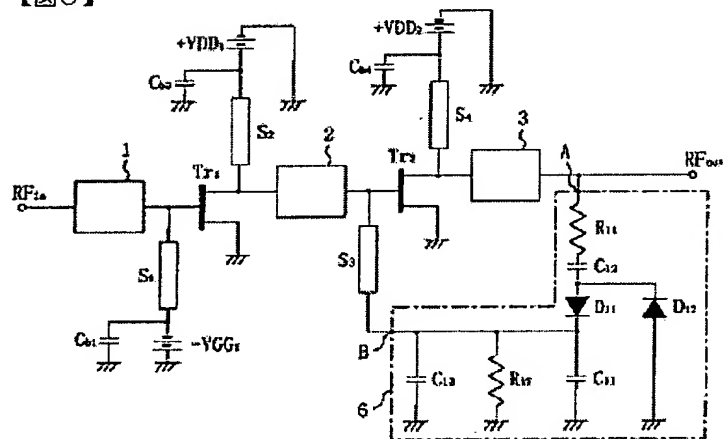
【図14】



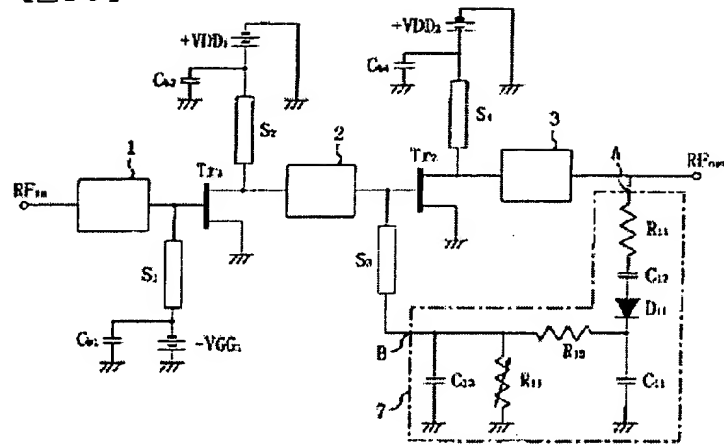
【图8】



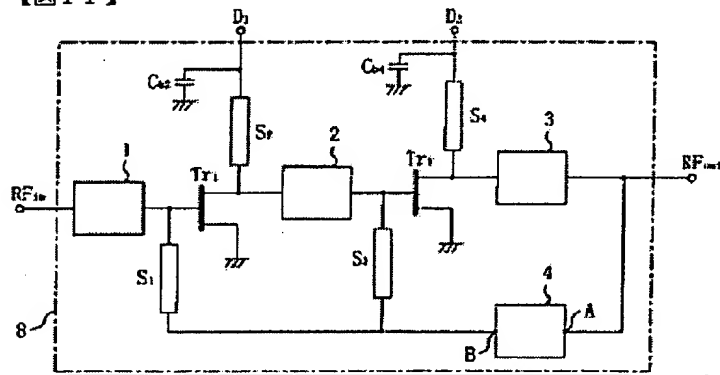
【图9】



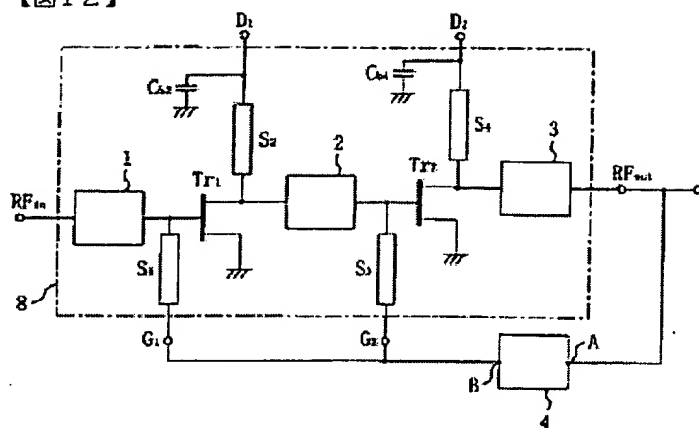
【図10】



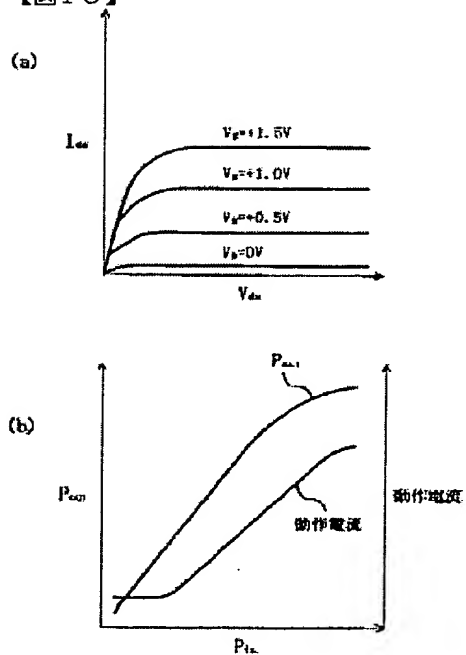
【図11】



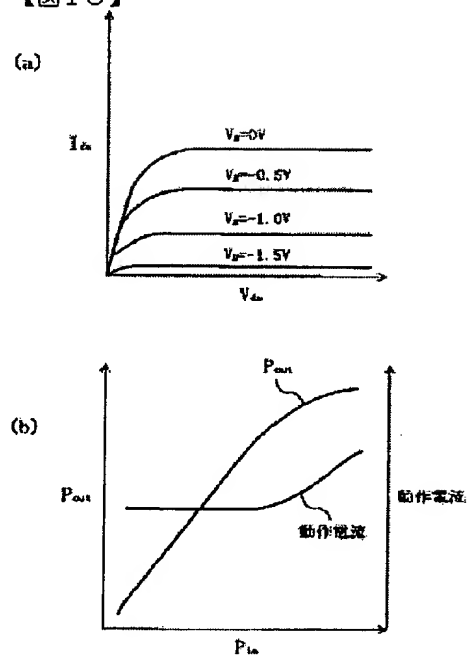
【図12】



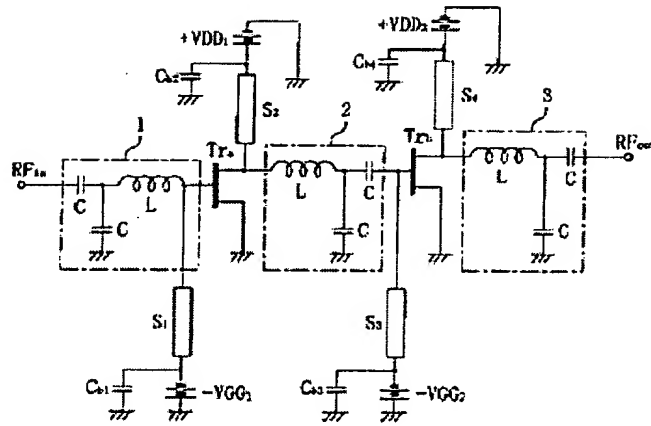
【図13】



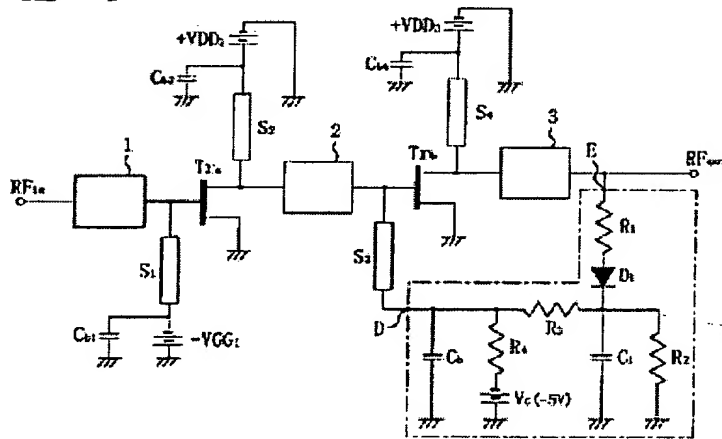
【図16】



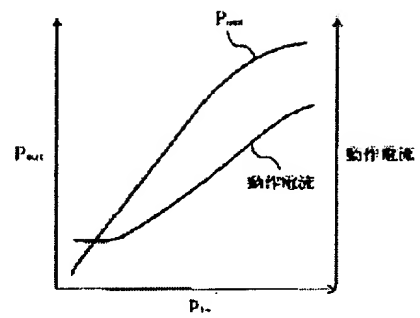
【図15】



【図17】



【図18】



フロントページの続き

発明者 伊藤 順治
大阪府門真市大字門真Ⅲ番地 松下電器
産業株式会社内

発明者 西嶋 将明
大阪府門真市大字門真Ⅲ番地 松下電器
産業株式会社内
発明者 山本 真司
大阪府門真市大字門真Ⅲ番地 松下電器
産業株式会社内